**1. Descreva as funções básicas de uma UCP, indicando os seus componentes principais.**

As funções básicas da UCP são executar a aritmética básica, lógica, e a entrada e saída de dados. Seus componentes principais são: Unidade Lógica de Controle, Unidade de Controle e os Registradores.

**2. Quais são as funções da unidade aritmética e lógica - UAL?**

A UAL executa operações lógicas (And, Or, Xor, Not) e aritméticas (as quatro operações básicas da Matématica).

**3. O que é e para que serve o ACC?**

O ACC tem a função de realizar a ligação da UAL com os dispositivos UCP, armazenando assim os dados que vão ser processador pela UAL.

**4. Qual é o componente de um processador que determina o período de duração de cada uma de suas atividades e controla o sincronismo entre elas?**

O relógio dele.

**5. Quais são as funções da unidade de controle de um processador?**

Conter a lógica necessária para a realização das etapas de um ciclo de cada instrução de um programa.

**6. Seria possível realizar o projeto de um processador em que o tamanho em bits do CI fosse diferente do tamanho do REM? Nesse caso, qual dos dois registradores deveria ter maior tamanho? Por quê?**

Não, tal projeto não é viável devido ao modelo de von Neumann onde as instruções e dados ocupam a mesma memória. Logo os registradores devem ter o mesmo tamanho.

**7. Considere um computador cuja MP é organizada com N células de 1 byte cada uma. As instruções interpretadas pela UCP possuem três tamanhos diferentes: as do tipo A possuem 16 bits; as do tipo B têm 32 bits e as do tipo C possuem 48 bits. Considerando que o código de operação de cada uma tem um tamanho fixo e igual a 8 bits e que os programas executados nesse processador são constituídos de uma mistura dos três tipos de instruções, imagine um processo prático para incremento automático do CI após a execução de cada instrução de um programa.**

C.Op. = 8 bits: = 256 instruções diferentes;

* C.Op. entre 0 e 84: instruções de 16 bits de tamanho (CI <- CI +2) após a busca da instrução;
* C.Op. entre 85 e 170: instruções de 32 bits de tamanho (CI <- CI + 4) após a busca da instrução;
* C.Op. entre 171 e 255: instruções de 48 bits de tamanho (CI <- CI + 6) após a busca da instrução.

**8. Considere um processador cujo ciclo de instrução não possua a etapa de incremento automático do valor do CI. Imagine um método alternativo que permita a execução do programa.**

Através da inspeção do campo "Código de Operação". Caso ele não seja um desvio, fazer a busca no endereço seguinte (ou em N endereços seguintes, dependendo do valor do campo). Caso contrário, utilizar o campo "Operando" como endereço da próxima instrução.

**9. Qual é e onde se localiza o registrador cujo conteúdo controla a sequencia de processamento das instruções de um programa?**

CI - Contador de Instruções (seria melhor chamado Apontador de Instruções). Fica na UCP.

**10. Considerando as instruções a seguir, indique a quantidade de ciclos de memória despendidos para realizar seu ciclo de instrução completo (explicite a quantidade de ciclos de leitura e de escrita, quando for o caso):**

|  |  |  |
| --- | --- | --- |
| ADD Op. | ACC <- ACC + (Op.) | 1L + 1L = 2 ciclos |
| SUB Op. | ACC <- ACC - (Op.) | 1L + 1L = 2 ciclos |
| ADD Op.1,Op.2 | (Op.1) <- (Op.1) + (Op.2) | 1L + 2L + 1E = 4 ciclos |
| INCR | ACC <- ACC +1 | 1L = 1 ciclo |
| LDA Op. | ACC = (Op.) | 1L + 1L = 2 Ciclos |
|  |  | Total: 2+2+4+1+2 = 11 Ciclos |

**11. Qual é o registrador cujo conteúdo determina a capacidade de memória de um computador? Justifique.**

REM - Registrador de Endereços de Memória. Está ligado diretamente à barra de endereços que, por sua vez, está ligada à Memória Principal.

**12. Considere um computador com 64K células de memória, instruções de um operando, tendo possibilidade de ter um conjunto de 256 instruções de máquina. Considerando que cada instrução tem o tamanho de uma célula, que é o mesmo tamanho da palavra do sistema, qual o tamanho, em bits, do Reg, CI e RDM? Qual é o total de bits dessa memória?**

ACC = 24 bits; CI = 16 bits; RDM = 24 bits. Total de bits = 1,5M bit.

**13. Um computador tem um REM de 16 bits e um barramento de dados de 20 bits. Possui instruções de um operando, todas do tamanho de uma célula de memória e do mesmo tamanho da palavra. Ele foi adquirido com apenas uma placa de 4K de memória.**

**Pergunta-se:**

**a) Qual o tamanho, em bits, do RDM e CI?**

RDM = 20 bits; CI = 16 bits.

**b) Seria possível aumentar-se a capacidade de armazenamento dessa memória? Até quanto? Por quê?**

Sim, como a placa tem apenas 4K a memória poderia ser aumentada em 60K.

**c) Qual a quantidade máxima de instruções de máquina que poderia existir nesse computador?**

16 instruções de máquina diferentes.

**14. Um computador possui um conjunto de 128 instruções de um operando; supondo que sua memória tenha capacidade de armazenar 512 palavras e que cada instrução tenha o tamanho de uma palavra e da célula de memória.**

**Pergunta-se:**

**a) Qual o tamanho em bits do REM, RDM, RI e CI?**

REM = CI = 9 bits; RDM = ACC = RI = 16 bits.

**b) Qual a capacidade da memória, em bytes?**

N = 1K bytes.

**c) Se se quisesse alterar o tamanho das instruções para 17 bits, mantendo inalterado o tamanho do REM, quantas novas instruções poderiam ser criadas?**

128 novas instruções

**15. Quando se fala que um determinado microcomputador A é um micro de 8 bits e que um outro micro B é de 16 bits, a que estamos nos referindo? Ao tamanho da célula de MP ou ao tamanho da palavra? Qual a base desses dois conceitos (palavra e célula)?**

Na verdade estamos nos referindo à aritmética interna do processador. No caso, os registradores e a UAL do sistema A trabalharão normalmente com números de 16 bits, enquanto aqueles do sistema B trabalharão com números de 8 bits.

**16. Considere um computador que possua uma UCP com CI de 16 bits e RI de 38 bits. Suas instruções têm dois operandos do mesmo tamanho (16 bits), além, é claro, de um código de operação.**

**Pergunta-se:**

**a) Qual o tamanho da instrução?**

Tamanho da instrução = 38 bits.

**b) Qual o tamanho do campo do código de operação?**

Tamanho do campo do código de operação = 6 bits.

**c) Considerando que a configuração básica dessa máquina é de 16 Kbytes de memória, até que tamanho pode a memória ser expandida?**

Pode-se acrescentar 48K células (de 38 bits).

**17. A figura a seguir ilustra uma memória de 256 células em que cada célula (ou palavra) contém 16 bits. Nessa figura, cada retângulo simboliza uma célula de memória; o número hexadecimal que está dentro do retângulo representa o seu conteúdo, e o número colocado ao lado de cada um indica o endereço da célula (retângulo).**

**Pergunta-se:**

**a) Qual a capacidade total da memória, em bits?**

N = Total de bits na memória = 4.096 = 4K bits.

**b) Supondo que, no início de um ciclo de instrução, o conteúdo do CI (contador de instrução) seja o hexadecimal A5 e que cada instrução ocupe uma única célula (palavra), qual será a instrução que será executada?**

CB05.

**c) Supondo que o conteúdo do REM (registrador de endereços de memória) tenha o valor hexadecimal FD e que um sinal de leitura seja enviado da UCP para a memória, qual deverá ser o conteúdo do RDM (registrador de dados de memória) ao final do ciclo de leitura?**

4040.

**18. Explique a diferença entre um processamento sequencial e um outro pipeline.**

O processador sequencial executa uma instrução completa e só depois inicia o ciclo da segunda, ou seja, uma de cada vez. Já o processador do tipo pipeline realiza várias instruções de forma concorrente, ou seja, cada etapa do ciclo de instrução é executada de forma independente, de modo que em um dado instante pode-se ter várias instruções em execução, embora em etapas diferentes.

**19. Considere um processador que possua um CI com largura de 32 bits e tenha um conjunto de 61 instruções todas de tamanho fixo igual a 32 bits; o processador é, ainda, constituído de 60 registradores de dados para armazenamento de valores inteiros, todos com 32 bits de largura e 20 registradores de 64 bits de largura para armazenamento de valores em ponto flutuante. Considere que todas as instruções que manipulam operações matemáticas têm um formato de 2 operandos.**

**Pergunta-se:**

**a) Qual é o total de bits da largura de cada campo operando das instruções matemáticas?**

32 bits.

**b) Qual é o valor do espaço de endereçamento da memória desse sistema?**

4G endereços.

**c) Considerando as instruções que manipulam com dados armazenados em registradores, indique qual deverá ser a largura mínima do endereçamento dos registradores de inteiros.**

32 bits.

**20. Considere um processador que possua um conjunto de 197 instruções, algumas das quais têm formato de 2 operandos, com 32 bits de largura e outras possuem formato de 1 operando, com 24 bits de largura. Explique como deve ser a organização de entrada e saída do decodificador de instruções desse processador.**

8 bits -> (entrada) -> (decodificador) -> (saída) -> 197 (256)

**21. Um determinado processador possui uma velocidade de processamento expressa como 800 MHz. Calcule qual deverá ser o intervalo do ciclo de relógio dessa máquina.**

1,25 ns.

**22. Considere um processador que possua um conjunto de instruções sobre o qual foi feito um extrato das mais importantes na tabela a seguir. Neste processador todos os endereços possuem 16 bits e as instruções possuem um formato único, mostrado a seguir, e ele possui um conjunto de 16 registradores de dados. Suponha que em um determinado instante, correspondente ao término da execução de uma instrução qualquer, o CI tenha armazenado o seguinte valor, representado em hexadecimal: CI = 2B78, e que o registrador RI tenha armazenado o seguinte valor em hexadecimal: RI = 2C4F08D9.**

**Pergunta-se:**

**a) Qual deverá ser a largura, em bits, do campo C.Op. das instruções?**

C.Op. = 12 bits

**b) Qual deverá ser a largura do campo Reg das instruções?**

Largura de campo Reg = 4 bits.

**c) Quantos acessos à memória devem ser realizados para executar o ciclo completo da instrução de C.Op. igual a 11? E para a instrução de C.Op. igual a 21?**

Conteúdo de C.Op. = 11 - 1 acesso; conteúdo de C.Op. = 21 - 2 acessos.